

## SOT-23 FCOL Package Thermal Considerations

---

### SOT-23 FCOL 封装的散热效能

#### 摘要

传统焊线式 (wire-bond) SOT-23 封装的散热能力不甚佳；覆晶式 (FCOL) SOT-23 封装因内部结构不同，有较好的散热能力。本应用须知将比较这两种封装技术，且提出关于改进 PCB 布局以达到最佳散热性能的一些实用原则。

#### 目录

|   |   |
|---|---|
| 1. 简介 .....                             | 2 |
| 2. 焊线式 (WIRE BOND) SOT-23-6 的封装结构 ..... | 2 |
| 3. FCOL SOT-23-6 的封装结构 .....            | 3 |
| 4. 有关 SOT-23 PCB 布局的建议 .....            | 3 |
| 5. 散热效果量测 .....                         | 5 |
| 6. 总结 .....                             | 6 |

## 1. 简介

因 SOT-23 封装占用的面积小、成本低，因此非常普遍，而两种接脚形式，6- 接脚和 8- 接脚，使得它们可以广泛用于各种应用之中，如线性稳压器 (LDO) 和开关稳压器。

然而，SOT-23 封装的缺点之一是其散热能力不佳，这是因为这类封装都没有导热垫 (thermal pad)。

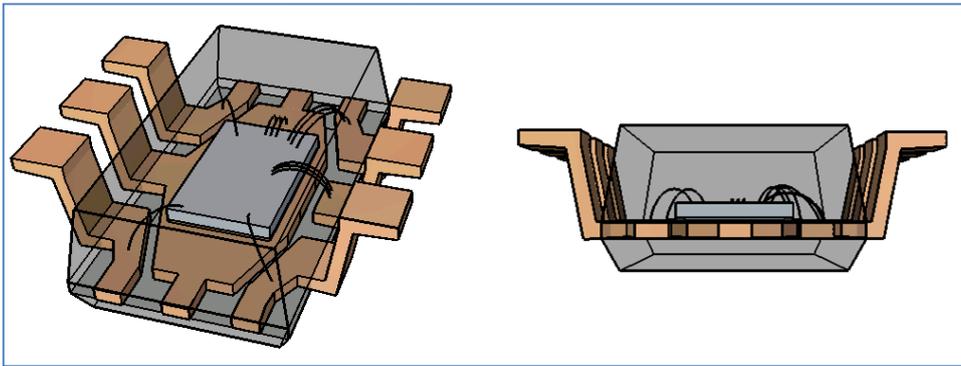
在 JEDEC 散热参考板中，标准焊线式 SOT-23-6 封装的热阻值  $\theta_{JA}$  (从接面到环境的热阻) 约为 220~250°C/W；即该封装的环境温度约为 55°C 左右、而 IC 的功耗为 0.3W 时，接面温度就会达到最高建议值 125°C。

在实际的 PCB 布局中，有一些方式可以增加散热能力，如增加至 IC 接脚的走线宽度。然而，这些方式是否有效，仍要取决于 SOT-23 封装内部的结构。

传统焊线式 (wire-bond) 封装和覆晶式 (FCOL) 封装的散热方式有很大的不同。透过对这两种封装类型的内部结构有更多的了解，就可以产生优化的 PCB 布局。

## 2. 焊线式 (WIRE BOND) SOT-23-6 的封装结构

下方图一显示焊线式 (wire bond) SOT-23-6 封装的基本结构。



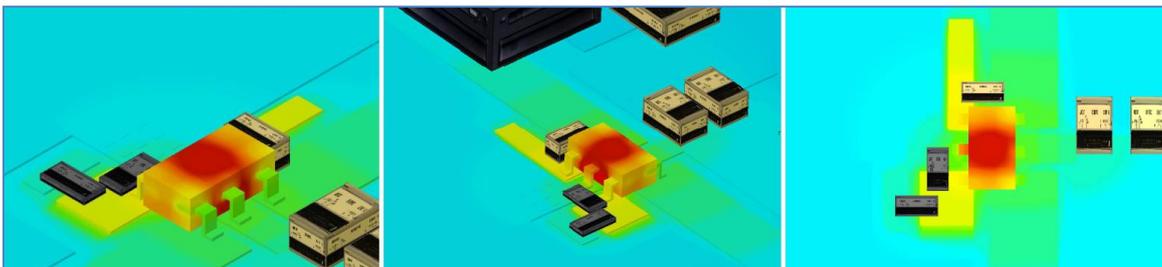
图一

硅晶粒粘合到中间的接地引线；晶粒的其他电气连接是经由焊线连至导线架的接脚，其中焊线 (bonding wire) 通常是 25-38um 金或铜导线。

在重要的电路节点上，这些细焊线会增加电阻、电感和杂散电容，造成高频开关转换器的性能降低。特别是在大电流的降压转换器，这些焊线对整个元件的总功率损耗影响甚大。

这些细焊线同时也是很差的热导体，所以无法将大多数产生的热能从接脚传递出去。热传导主要是从晶粒的背面、通过粘合剂到中间的接地接脚，因此会在中间接脚上产生热点。

图二显示一个采焊线式 SOT-23-6 封装之降压转换器的热影像仿真。该元件的功耗设定为 0.5W。

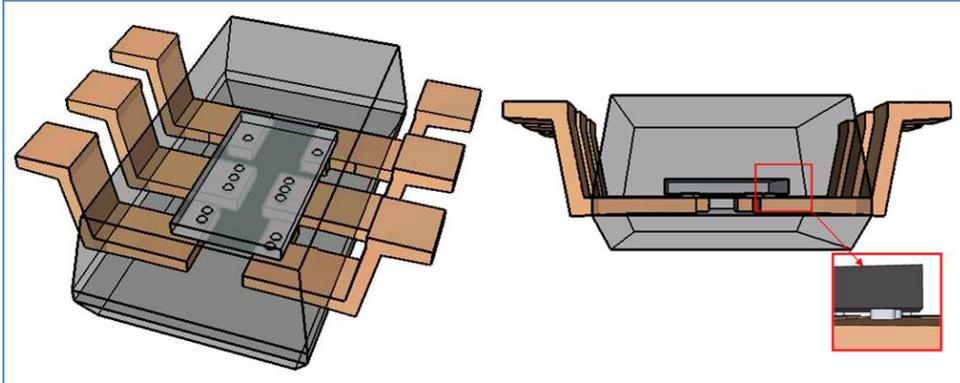


图二

由上图可以清楚地看出，中心接脚的温度明显比相邻接脚的温度要高得多。所有从晶粒到 PCB 的热能仅透过此一接脚传导，所以在此元件中心接脚的周围会形成一热点。

### 3. FCOL SOT-23-6 的封装结构

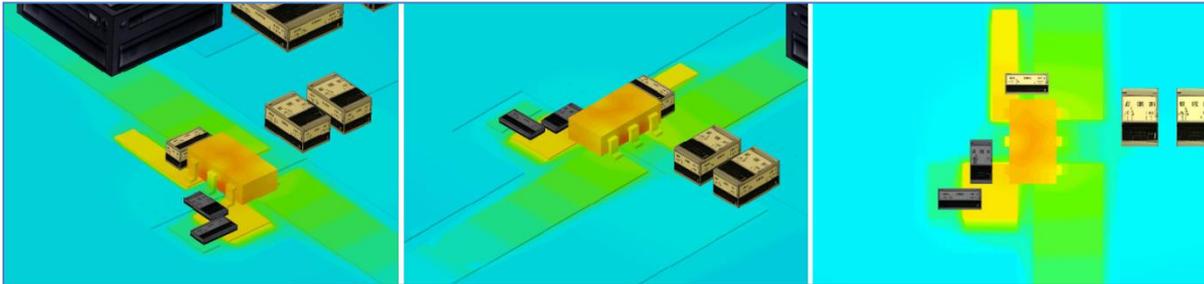
下方图三显示覆晶式 (FCOL, Flip-Chip-On-Lead) SOT-23-6 封装的内部结构。(为清楚说明, 晶粒以透视图显示。)



图三

硅晶粒的正面透过焊柱直接贴接着于导线架, 使得热与电可直接由硅晶粒传至导线架。焊柱的联机长度非常短, 电阻、电感和杂散电容都明显地降低, 所以  $I^2R$  和开关造成的损耗都因此而降低, 同时废热也可减少。

所有的接脚现在都如同小散热片, 可达降温效果, 所以有更多的热从封装传到 PCB, 因此而降低晶粒温度。图四显示了同样消耗 0.5W、在 FCOL 封装时, 该元件的热模拟。



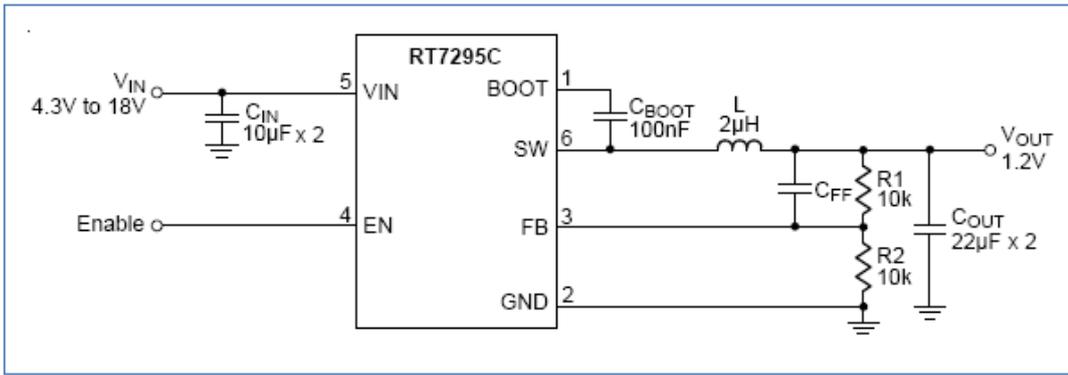
图四

上述热仿真清楚地显示在 FCOL 封装时, 所有接脚的热传导更均匀, 且在该元件中间接脚的周围并无形成热点。

### 4. 有关 SOT-23 PCB 布局的建议

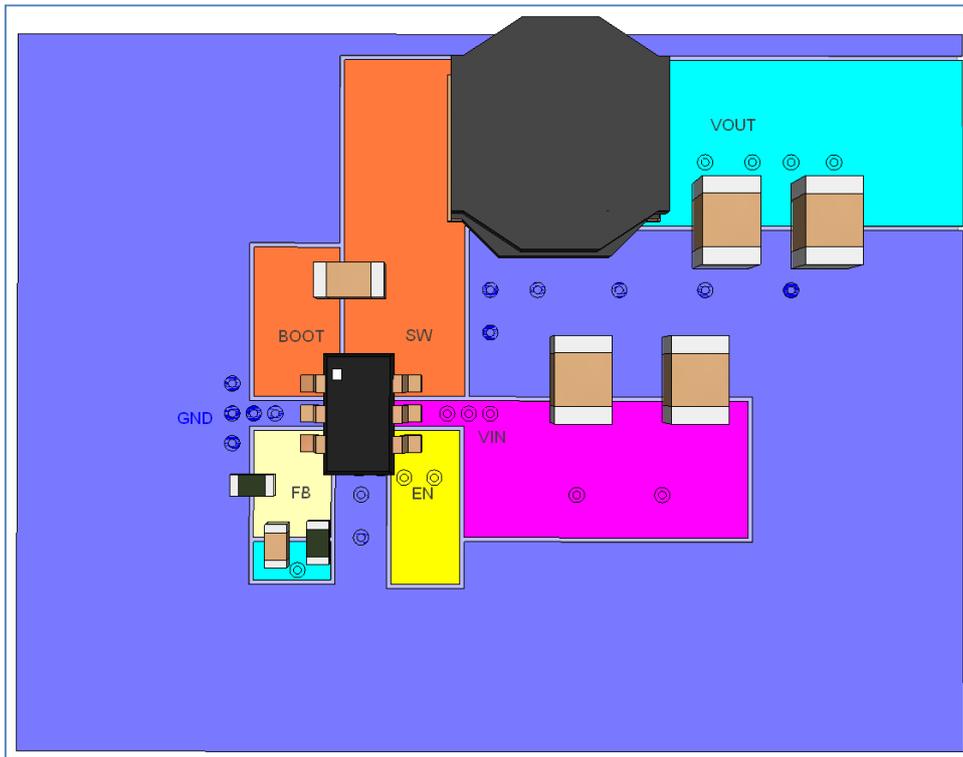
由此可知, 焊线式 (wire bond) 和覆晶式 (FCOL) SOT-23 封装在元件接脚上的热传导特性有很明显的差异。藉由对此特性的了解, PCB 布局工程师可以针对每种封装来设计并优化 PCB 的布局。

图六为一个应用 RT7295CGJ6F 的布局范例。它是一个采用立锜专有的 ACOT™ 架构、FCOL SOT-23 封装、3.5A 的降压转换器。(型号中的“F”代表 FCOL)。图五为其电路示意图。



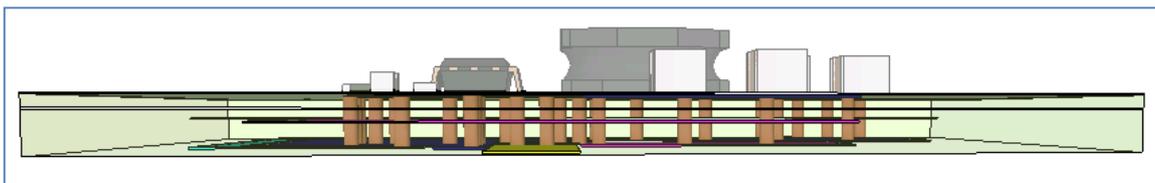
图五

该降压转换器布局的基本配置如下所示；它采用四层电路板，利用标准通孔连接至内层和底层。



图六

在图六的布局中，每个接脚都增加铜箔面积。然而，对 **BOOT** 和 **SW** 接脚，铜箔面积变大可能会产生额外的辐射，所以必须采取折衷方式。**FB** 接脚对噪声较敏感，所以也不适合用大铜箔面积。**GND** 和 **VIN** 接脚透过几个通孔连至内层的铜箔面。**EN** 接脚也可以加大铜箔面积，并且连接到底层。



图七

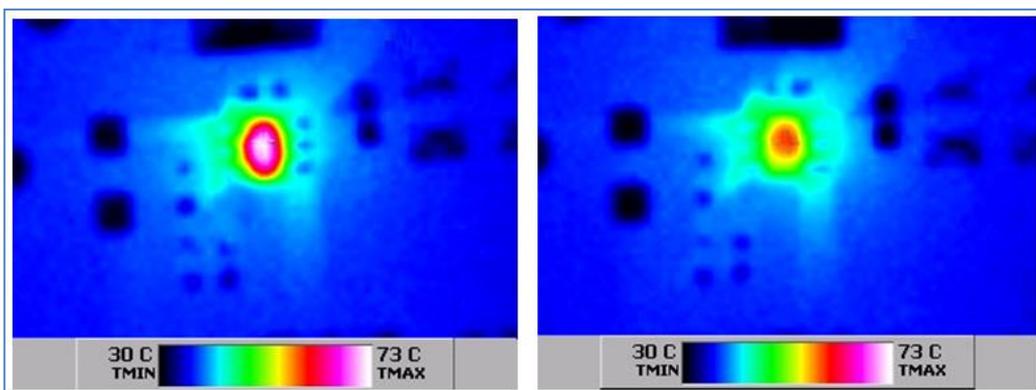
图七 PCB 板的横截面按比例显示它的通孔和内层。通孔通常能有效地将热从顶层传导到其它层，所以多加一些通孔有助于热传导。

下表显示不同层的布局。

|  |  |
|--|--|
|  |  |
| <p>顶层：在 SW, BOOT (橘色), EN (黄色), FB (米色), VIN (紫色), GND (蓝色) 等的铜箔面。将通孔放在靠近 IC 接脚附近。</p> | <p>第二层：接地平面。在 IC 的 GND 接脚附近多放 GND 通孔 (蓝色)。</p> |
|  |  |
| <p>第三层是电源。多放从 IC VIN 到紫色 VIN 层的通孔。可在此层增加 GND 和 EN 信号的铜箔面。</p>                          | <p>底层有到 EN 的黄色通孔，到 VIN 的紫色通孔和到 GND 的蓝色通孔。</p>  |

上方的布局范例仅供参考。在一些 PCB 板设计中，顶层和底层空间可能不够大；在此情况下，透过通孔使 IC 的接脚与内层的铜箔面连接。而在 FCOL 封装中，IC 所有的接脚都可以帮助导热，所以至 PCB 铜箔面有好的热连接，对散热也会有很大的帮助。

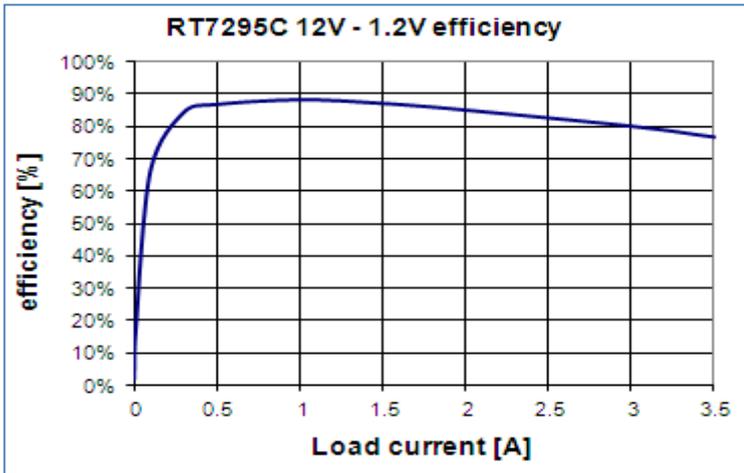
### 5. 散热效果量测



图八

图八显示两个热扫描结果：左边是标准焊线式 (wire-bond) SOT-23-6 封装，而右边则是覆晶式 (FCOL) SOT-23-6 封装；两者都被安装在立锴的评估板，元件消耗功率都是 0.7W，并根据第四章所建议的布局方式，达到良好的散热性能。SOT-23-6 封装可见中央有一大热点，且从热扫描图也可看出在封装左侧的接脚较右侧的接脚为热，而这是因为 GND 接脚位于左侧。覆晶式 (FCOL) 封装的热点比焊线式的约低了 20~30°C；扫描图也显示所有接脚有较均匀的热传导。

根据上述结果，在一个优化的布局中，FCOL SOT-23-6 封装从接面至环境的热阻可以低至 55°C/W。若在布局空间有限的情况下，散热性能可能会差一点，但热阻值 70~80°C/W 是一定可以办到的。换言之，在 60°C 的环境温度下，元件功耗可达到 0.85W。



图九

图九显示 RT7295C 于 12V 至 1.2V 应用的效率曲线图。在负载为 3.1A 时，此 IC 的功耗约为 0.85W。这表示当 RT7295C 用于有加强散热的 PCB 布局中时，它可以提供 3A 的负载电流也不会有过热现象。

## 6. 总结

FCOL 封装在电气与散热方面都有很好的优点。在 FCOL 封装，每个接脚都能为硅晶粒提供良好的热传导；且透过适当的 PCB 布局，每一个接脚从晶粒到 PCB 传导的热能都更多。如此一来，从接面至环境的总热阻可以大为降低。和相同外形、而内部是焊线式 (wire-bond) 的封装相比，覆晶式 (FCOL) 封装确能提供较好的散热能力。

### 相关资源

立锴科技电子报

[订阅立锴科技电子报](#)

### Richtek Technology Corporation

14F, No. 8, Tai Yuen 1<sup>st</sup> Street, Chupei City

Hsinchu, Taiwan, R.O.C.

Tel: 886-3-5526789

Richtek products are sold by description only. Richtek reserves the right to change the circuitry and/or specifications without notice at any time. Customers should obtain the latest relevant information and data sheets before placing orders and should verify that such information is current and complete. Richtek cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a Richtek product. Information furnished by Richtek is believed to be accurate and reliable. However, no responsibility is assumed by Richtek or its subsidiaries for its use; nor for any infringements of patents or other rights of third parties which may result from its use. No license is granted by implication or otherwise under any patent or patent rights of Richtek or its subsidiaries.